



Ministero delle Attività Produttive
Direzione Generale per lo Sviluppo Produttivo e la Competitività
Ufficio Italiano Brevetti e Marchi
Ufficio G2

Autenticazione di copia di documenti relativi alla domanda di brevetto per: **Invenzione Industriale**

N. **MI2002 A 001540**



*Si dichiara che l'unita copia è conforme ai documenti originali
depositati con la domanda di brevetto soprascripta, i cui dati
risultano dall'accluso processo verbale di deposito.*

**Inoltre verbale depositato alla Camera di Commercio di Milano n. MIR002349 il 28/08/2002 (pag.1)
Con disegni definitivi (pagg.3).**

Roma, il **28 LUG. 2003**

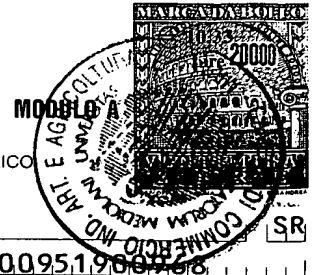
per IL DIRIGENTE

Paola Giuliano
.....
Dr.ssa Paola Giuliano

AL MINISTERO DELLE ATTIVITÀ PRODUTTIVE

UFFICIO ITALIANO BREVETTI E MARCHI - ROMA

DOMANDA DI BREVETTO PER INVENZIONE INDUSTRIALE, DEPOSITO RISERVE, ANTICIPATA ACCESSIBILITÀ AL PUBBLICO



A. RICHIEDENTE (I)

1) Denominazione STMicroelectronics s.r.l.
Residenza AGRATE BRIANZA (Milano) codice 00951900268

2) Denominazione _____
Residenza _____ codice _____

B. RAPPRESENTANTE DEL RICHIEDENTE PRESSO L'U.I.B.M.

cognome nome MITTLER Enrico e altri cod. fiscale _____

denominazione studio di appartenenza MITTLER & C. s.r.l.

via Le Lombardia n. 20 città MILANO cap 20131 (prov) MI

C. DOMICILIO ELETTIVO destinatario vedi sopra

via _____ n. _____ città _____ cap _____ (prov) _____

D. TITOLO

classe proposta (sez/cl/sci) _____ gruppo/sottogruppo _____ / _____

"Regolatore di tensione multifase di tipo buck."

ANTICIPATA ACCESSIBILITÀ AL PUBBLICO:

SI ☐ NO ☒

SE ISTANZA: DATA _____ / _____ / _____

N° PROTOCOLLO _____

E. INVENTORI DESIGNATI

cognome nome

cognome nome

1) MARIANI Adalberto 3) _____

2) CORVA Giulio 4) _____

F. PRIORITÀ

nazione o organizzazione

tipo di priorità

numero di domanda

data di deposito

allegato
S/R

1) _____ / _____ / _____

2) _____ / _____ / _____

SCIoglimento RISERVE

Data _____ N° Protocollo _____

G. CENTRO ABILITATO DI RACCOLTA CULTURE DI MICROORGANISMI, denominazione _____

H. ANNOTAZIONI SPECIALI

DOCUMENTAZIONE ALLEGATA

N. es.

Doc. 1) ☒ PROV n. pag. 15

Doc. 2) ☒ PROV n. tav. 03

Doc. 3) ☒ RIS

Doc. 4) ☒ RIS

Doc. 5) ☒ RIS

Doc. 6) ☒ RIS

Doc. 7) ☒ RIS

riassunto con disegno principale, descrizione e rivendicazioni (obbligatorio 1 esemplare) _____

disegno (obbligatorio se citato in descrizione, 1 esemplare) _____

lettera d'incarico, procura o riferimento procura generale _____

designazione inventore _____

documenti di priorità con traduzione in italiano _____

autorizzazione o atto di cessione _____

nominativo completo del richiedente _____

SCIoglimento RISERVE

Data _____ N° Protocollo _____

8) attestati di versamento, totale Euro 188,51 (centottantotto/51)

obbligatorio

COMPILATO IL 12/07/2002

FIRMA DEL(I) RICHIEDENTE(I)

p.p. STMicroelectronics s.r.l.

CONTINUA SI/NO NO

Dr Ing. MITTLER Enrico

DEL PRESENTE ATTO SI RICHIEDE COPIA AUTENTICA SI/NO SI

CAMERA DI COMMERCIO IND. ART. E AGR. DI MILANO MILANO

VERBALE DI DEPOSITO

NUMERO DI DOMANDA MI2002A 001540

Reg. A.

L'anno DUEMILADUE

del mese di LUGLIO

il(i) richiedente(i) sopraindicato(i) ha(hanno) presentato a me sottoscritto la presente domanda di brevetto di _____ fogli aggiuntivi per la concessione del brevetto sopraportato.

I. ANNOTAZIONI VARIE DELL'UFFICIALE ROGANTE _____

IL DEPOSITANTE

dell'Ufficio

L'UFFICIALE ROGANTE

M. CORTONESI

REG. A

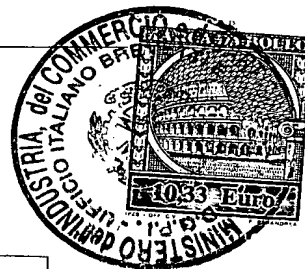
DATA DI RILASCIO 11/11/11

"Regolatore di tensione multifase di tipo buck."

La presente invenzione si riferisce ad un regolatore di tensione di tipo buck multifase.

In una sua forma di realizzazione il regolatore di tensione di tipo buck ad almeno due fasi comprende primi mezzi di commutazione che connettono selettivamente una tensione di alimentazione ad un carico tramite un primo cammino di corrente; secondi mezzi di commutazione che connettono selettivamente detta tensione di alimentazione a detto carico tramite un secondo cammino di corrente; un primo circuito di attivazione che attiva detti primi mezzi di commutazione; un primo circuito di ritardo che disattiva detti primi mezzi di commutazione dopo un primo periodo di tempo; un secondo circuito di attivazione che attiva detti secondi mezzi di commutazione; un secondo circuito di ritardo che dopo un secondo periodo di tempo disattiva detti secondi mezzi di commutazione; detto primo periodo di tempo dipende da detta tensione di alimentazione e dalla tensione di uscita; detto secondo periodo di tempo dipende da detta tensione di alimentazione e da una tensione proporzionale alla differenza di corrente che fluisce in detto primo e secondo cammino di corrente. (Fig. 1).

Fig. 1



DESCRIZIONE

dell'invenzione industriale avente per titolo:

"Regolatore di tensione multifase di tipo buck."

MI 2002 A 0 0 1 5 4 0

a nome: STMicroelectronics s.r.l.

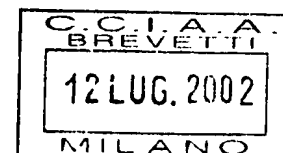
* * * *

La presente invenzione si riferisce ad un regolatore di tensione multifase di tipo buck.

Negli ultimi anni il notevole aumento delle richieste di corrente dei regolatori di tensione, in particolare di quelli di tipo buck, ha comportato la tendenza a porre in parallelo più stadi di uscita. Lo sfasamento fra i moduli di $360^\circ/N$, dove N è il numero di moduli, comporta una frequenza equivalente sul filtro di uscita pari a $F_s \cdot N$, dove F_s è la frequenza del singolo modulo. La conseguenza di ciò è una diminuzione dell'ondulazione di corrente sul filtro di uscita, con conseguente possibilità di utilizzare induttanze di valore più basso, e perciò meno resistive e con una corrente di saturazione più elevata, senza dover aumentare fisicamente la frequenza di lavoro penalizzando l'efficienza. Inoltre tale sfasamento comporta una notevole diminuzione della corrente RMS sul filtro di ingresso, con conseguente risparmio di capacità.

Come conseguenza della divisione dello stadio di uscita in più moduli, è necessario introdurre un anello di reazione che assicuri il bilanciamento della corrente fra i moduli stessi.

Le soluzioni fino ad ora adottate sono per la maggior parte sincrone (definite come voltage mode o current mode), in quanto lo sfasamento tra i moduli è facilmente ottenibile tramite lo sfasamento dei circuiti di sincronizzazione.



Tuttavia, per alcune applicazioni anelli di reazione completamente asincroni (definiti come isteretico in tensione, isteretico in corrente, Ton costante, Toff costante) sono preferibili, ma possono presentare problemi con cicli di funzionamento (duty cycle) superiori al 50 %.

In vista dello stato della tecnica descritto, scopo della presente invenzione è quello di provvedere ad un regolatore di tensione multifase di tipo buck asincrono che non abbia i problemi dell'arte nota.

In accordo con la presente invenzione, tale scopo viene raggiunto mediante un regolatore di tensione di tipo buck ad almeno due fasi comprendente primi mezzi di commutazione che connettono selettivamente una tensione di alimentazione ad un carico tramite un primo cammino di corrente; secondi mezzi di commutazione che connettono selettivamente detta tensione di alimentazione a detto carico tramite un secondo cammino di corrente; un primo circuito di attivazione che attiva detti primi mezzi di commutazione; un primo circuito di ritardo che disattiva detti primi mezzi di commutazione dopo un primo periodo di tempo; un secondo circuito di attivazione che attiva detti secondi mezzi di commutazione; un secondo circuito di ritardo che dopo un secondo periodo di tempo disattiva detti secondi mezzi di commutazione; detto primo periodo di tempo dipende da detta tensione di alimentazione e dalla tensione di uscita; detto secondo periodo di tempo dipende da detta tensione di alimentazione e da una tensione proporzionale alla differenza di corrente che fluisce in detto primo e secondo cammino di corrente.

Le caratteristiche ed i vantaggi della presente invenzione risulteranno evidenti dalla seguente descrizione dettagliata di una sua forma di

realizzazione pratica, illustrata a titolo di esempio non limitativo negli uniti disegni, nei quali:

la figura 1 mostra uno schema a blocchi di un regolatore di tensione multifase di tipo buck con un anello di reazione a Ton costante con bistabile, in accordo alla presente invenzione;

la figura 2 mostra uno schema a blocchi di un regolatore di tensione multifase di tipo buck con un anello di reazione a Ton costante mediante un temporizzatore, in accordo alla presente invenzione;

la figura 3 mostra uno schema a blocchi di un circuito di ritardo utilizzato nelle figure 1 e 2;

la figura 4 mostra uno schema a blocchi di un circuito flip flop utilizzato nella figura 1.

Nel caso di anelli di reazione a Ton costante, la regolazione della tensione di uscita avviene tramite un comparatore posto sul terminale di uscita. Quando la tensione di uscita scende sotto un riferimento di tensione, il comparatore scatta e e posiziona ad uno lo stato di un flip flop. Dopo un tempo Ton il flip flop è resettato. Lo stato del flip flop comanda l'accensione del transistore di uscita alto e lo spegnimento del transistore di uscita basso, e viceversa.

Questo tipo di controllo è vincolato da un unico requisito di stabilità sul filtro di uscita, ossia la costante di tempo del filtro di uscita deve essere maggiore del tempo di commutazione del regolatore di tensione. Questa condizione implica che l'ondulazione sulla tensione di uscita sia di tipo resistivo triangolare.

Nello stato stazionario le accensioni dei transistori di potenza avvengono

con un periodo costante pari a $T = T_{on} (V_{in}/V_{out})$, dove V_{in} è la tensione di ingresso e V_{out} è la tensione di uscita. Questa relazione suggerisce un modo per garantire una frequenza di lavoro pressoché costante nello stato stazionario, cioè basta utilizzare un temporizzatore che imponga un tempo $T_{on} = T_{sw} (V_{out}/V_{in})$, dove T_{sw} è il tempo di commutazione. Questa soluzione viene comunemente chiamata T_{on} costante con feedforward.

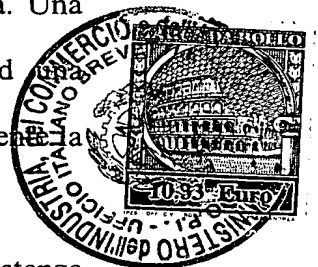
Ci riferiamo ora alla figura 1 che mostra uno schema a blocchi di un regolatore di tensione multifase di tipo buck con un anello di reazione a T_{on} costante con bistabile, in accordo alla presente invenzione.

Uno stadio di pilotaggio 10 pilota due transistori HS1 ed LS1, il transistor HS1 è connesso tra una tensione di alimentazione V_{in} ed un primo terminale centrale 21 tra i transistor HS1 e LS1. Il transistor LS1, ed un diodo zener D1, sono connessi tra il primo terminale centrale 21 e massa. Una induttanza L1 è connessa tra il primo terminale centrale 21 ed una resistenza R1 a sua volta connessa al terminale di uscita 23 dove è presente la tensione di uscita V_{out} .

Uno stadio di pilotaggio 11 pilota due transistori HS2 ed LS2, il transistor HS2 è connesso tra una tensione di alimentazione V_{in} ed un secondo terminale centrale 22 tra i transistor HS2 e LS2. Il transistor LS2, ed un diodo zener D2, sono connessi tra il secondo terminale centrale 22 e massa. Una induttanza L2 è connessa tra il secondo terminale centrale 22 ed una resistenza R2 a sua volta connessa al terminale di uscita 23 dove è presente la tensione di uscita V_{out} .

Tra il terminale di uscita 23 e massa sono connessi in serie una resistenza R_{esr} e un condensatore C_{out} .

La tensione ai capi della resistenza R1 è applicata ad un filtro passa basso



24 composto dalla resistenza R3 e dal condensatore C3. L'uscita del filtro 24 è applicata ad un integratore differenziale in corrente 30 che produce alla sua uscita la tensione Vc. La tensione Vc è filtrata da un filtro 26 costituito da una resistenza R5 e da un condensatore C5, posti in serie tra loro e connessi tra la tensione Vc e massa. La tensione ai capi della resistenza R2 è applicata ad un filtro passa basso 25 composto dalla resistenza R4 e dal condensatore C4. L'uscita del filtro 25 è applicata all'integratore differenziale in corrente 30.

La tensione di uscita Vout è prelevata ed applicata ad un ingresso di un comparatore 14, all'altro ingresso del comparatore 14 è applicata una tensione di riferimento Vref.

L'uscita del comparatore 14 è applicata ad un ingresso di un circuito AND 13 e ad un ingresso di un circuito AND 17. L'uscita del circuito AND 13 è applicata all'ingresso S di un flip flop (di tipo SR) 12. L'uscita Q del flip flop 12 è connessa all'ingresso dello stadio di pilotaggio 10, ad un ingresso del circuito di ritardo 16 ed a un primo ingresso Ck1 di un flip flop (di tipo toggle modificato) 19. Il circuito di ritardo 16 riceve in ingresso anche la tensione Vout e Vin, e la sua uscita è connessa all'ingresso R del flip flop 12.

L'uscita del circuito AND 17 è applicata all'ingresso S di un flip flop (di tipo SR) 15. L'uscita Q del flip flop 15 è connessa all'ingresso dello stadio di pilotaggio 11, ad un ingresso del circuito di ritardo 18 ed ad un secondo ingresso Ck2 di un flip flop (di tipo toggle) 19. Il circuito di ritardo 18 riceve in ingresso anche la tensione Vout e Vc, e la sua uscita è connessa all'ingresso R del flip flop 15.

L'uscita Q del flip flop 19 è applicata ad un ingresso del circuito AND 13. L'uscita Qn del flip flop 19 è applicata ad un ingresso del circuito AND 17.

Il flip flop 19 è stato descritto avente due ingressi di clock Ck1 e Ck2. Ciò sta a significare che il flip flop cambia stato all'arrivo di uno o dell'altro segnale applicato agli ingressi Ck1 e Ck2.

Una possibile implementazione del flip flop (di tipo toggle modificato) 19 può essere come quella di figura 4. Esso comprende un flip flop di tipo toggle 60 di tipo standard avente un unico ingresso di clock Ck. L'ingresso di clock Ck1 è applicato ad un ingresso di un circuito AND 62, la cui uscita è applicata ad un ingresso di un circuito OR 61. L'uscita del circuito OR 61 è applicata all'ingresso di clock CK del flip flop 60.

L'ingresso di clock Ck2 è applicato ad un ingresso di un circuito AND 63, la cui uscita è applicata ad un altro ingresso del circuito OR 61. L'uscita Q del flip flop 60 è applicata all'altro ingresso del circuito AND 62. L'uscita Qn del flip flop 60 è applicata all'altro ingresso del circuito AND 63.

Supponiamo per il momento che in ingresso al circuito di ritardo 18 vi sia la tensione Vout e non la tensione Vc.

Lo sfasamento di 180° viene garantito dal fatto di utilizzare lo stesso comparatore sull'uscita per determinare il momento di accensione di entrambe le fasi. Ciò funziona solo se il ciclo di funzionamento è minore del 50 %. In questo caso, nello stato stabile, quando l'uscita diventa inferiore alla tensione di riferimento Vref, il comparatore 14 scatta ad uno, il transistor alto (HS1) si accende, ed è in grado di riportare l'uscita sopra la tensione di riferimento Vref, e facendo riscattare il comparatore 14. Con il flip flop 19 è possibile effettuare il cambio tra le fasi dopo che il comparatore 14 è ritornato a zero. A questo punto la successiva accensione avviene sull'altra fase con uno sfasamento di 180° . Il risultato finale è uno sfasamento, durante lo stato

stabile, molto simile a quello che si avrebbe con un anello di controllo sincrono. Durante i transitori, questo comportamento non si verifica e per di più oltre al temporaneo aumento della frequenza tipico dei controlli a Ton costante si può verificare una sincronizzazione delle fasi.

Per cicli di funzionamento superiori al 50 %, l'accensione del transistor alto di una singola fase, non permette all'uscita di risalire sopra il riferimento di tensione V_{ref} . A questo punto l'uscita scende sotto la tensione di riferimento V_{ref} , il comparatore 14 scatta a uno, e siccome un solo transistor alto è acceso, esso non è in grado di riportare l'uscita sopra il riferimento. Quindi, non appena avviene il cambio di fase (flip flop 19) viene acceso anche il secondo transistor alto, con conseguente sincronizzazione delle fasi.

E' possibile estendere questo concetto per regolatori con N fasi. In questo caso, al posto di un flip flop come quello di tipo toggle 19, è necessario utilizzare un contatore modulo N ed un decodificatore in cascata per accedere in sequenza un transistor alto ad ogni scatto del comparatore 14. La limitazione sul ciclo di funzionamento massimo per avere sfasamenti simmetrici diventa $100\%/N$.

Un metodo alternativo per ottenere uno sfasamento di circa 180° è quello riportato in figura 2, che rappresenta uno schema a blocchi di un regolatore di tensione multifase di tipo buck con un anello di reazione a Ton costante mediante un temporizzatore, in accordo alla presente invenzione.

I dispositivi simili a quelli di figura 1 hanno gli stessi riferimenti numerici. Rispetto alla figura 1, in figura 2 non vi sono i circuiti AND 13 e 17, ed il flip flop 19. Il comparatore 14 è collegato direttamente all'ingresso S del flip flop 12. L'uscita Q del flip flop 12 è connessa ad un circuito di ritardo

40 la cui uscita è connessa all'ingresso S del flip flop 15. Il circuito di ritardo 40 introduce un ritardo pari a $T_{sw}/2$.

Quando l'uscita scende sotto la tensione di riferimento V_{ref} , il comparatore 14 scatta ad uno ed un transistor alto si accende. L'accensione dell'altro transistor alto avviene dopo un ritardo fisso da quello del primo, determinato dal circuito di ritardo 40, calcolato in modo da avere nello stato stabile, uno sfasamento di 180° .

Ognuna delle due fasi ha $T_{on} = T_{sw} (V_{out}/V_{in})$. Il ritardo tra i due moduli, per avere una accensione del secondo modulo dopo 180° , deve essere pari a $T_d = T_{sw}/2$.

Con un ciclo di funzionamento inferiore al 50% il sistema è stabile, in quanto l'accensione del secondo modulo assicura che l'uscita salga sopra il riferimento e faccia scattare il comparatore 14 prima che il controllo ritorni al primo modulo.

Quando il ciclo di funzionamento si avvicina al 50%, l'accensione del secondo modulo non è sufficiente a far scattare di nuovo il comparatore 14 a zero, e si ha una immediata accensione anche del primo modulo, con conseguente instabilità del sistema.

Anche in questo caso per cicli di funzionamento superiori al 50%, l'accensione di un solo transistor alto non riporta l'uscita sopra la tensione di riferimento.

Per estendere questa soluzione a regolatori con N fasi, si fa in modo che il primo modulo si accenda in corrispondenza dello scatto del comparatore 14, ed i successivi moduli si accendono di conseguenza con ritardi crescenti dati dalla seguente relazione $T_{dx} = (T_{sw} * (x-1))/N$ dove x è l'indice del modulo.



L'ondulazione di uscita si annulla per cicli di funzionamento pari al 100%/N.

Nei due esempi descritti, e nel caso che in ingresso al circuito di ritardo 18 vi sia la tensione Vout e non la tensione Vc, si ottiene al massimo un ciclo di funzionamento pari a 100%/N.

La Richiedente ha trovato che si possono migliorare le prestazioni modulando il Ton, trasferendo energia da una induttanza all'altra variando il Ton dell'una rispetto all'altra.

Considerando la differenza di corrente I tra le due induttanze L1 e L2, Vin la tensione di ingresso, L il valore delle induttanze (mediato), Rp il valore medio della resistenza del cammino di corrente tra Vin e Vout, d la variazione del ciclo di funzionamento di piccolo segnale e pari a $d = \text{ton} / T_{\text{sw}}$, dove ton è la variazione di piccolo segnale del tempo di accensione, si ha $I = (d * V_{\text{in}}) / (sL + R_p)$. Combinando le due ultime relazioni si ottiene $I = (\text{ton} * V_{\text{in}}) / T_{\text{sw}} * (sL + R_p)$. A questo punto per bilanciare le correnti tra i due moduli, un modulo deve avere un Ton pari a $\text{Ton} = T_{\text{sw}} (V_{\text{out}}/V_{\text{in}})$, e l'altro adegua il proprio Ton in modo da bilanciare le correnti. Ossia si fa come riportato nelle figure 1 e 2 dove il circuito di ritardo 16 riceve in ingresso la Vout ed il circuito di ritardo 18 riceve in ingresso la Vc.

In questo modo si ottiene che $\text{ton} = T_{\text{sw}} * (V_{\text{c}}/V_{\text{in}})$ e $I = V_{\text{c}} * (1/(sL + R_p))$.

Nella figura 3 è mostrato uno schema a blocchi di un circuito di ritardo (16, 18) utilizzato nelle figure 1 e 2.

L'ingresso In, al quale è applicata l'uscita Q del flip flop 12 e l'uscita Q del flip flop 15, è applicato ad un circuito invertente 50, la cui uscita è

applicata al gate di un transistor 51 avente il source a massa ed il drain connessa ad una tensione V_x . La tensione di ingresso è applicata al terminale V_{in+} mentre il terminale V_{in-} è da applicare a massa. La tensione di ingresso V_{in} è applicata ad un generatore 52 di corrente $I = K V_{in}$. Questo generatore 52 è applicato all'ingresso non invertente di un comparatore 53, la cui uscita Out si connette all'ingresso R del flip flop 12 e 15. Un condensatore C_i è applicato tra il generatore 52 e massa. Il circuito di ritardo riceve in ingresso anche al terminale V_{out}/V_c la tensione V_{out} nel caso del circuito di ritardo 16, e la tensione V_c nel caso del circuito di ritardo 18.

A partire dell'arrivo del segnale al terminale I_n , il condensatore C_i inizia a caricarsi mediante la corrente del generatore 52, e la tensione V_x aumenta fino a quando essa raggiunge la tensione presente al terminale V_{out}/V_c , a questo punto il comparatore 53 commuta la sua uscita.

La precedente relazione di I , nel caso di tensione di ingresso V_c , presenta un polo alla frequenza $p_1 = 1/(2\pi L/R_p)$, che si trova tipicamente nell'intervallo di frequenza comprese tra 1 e 10 KHz. Tenendo conto che la frequenza di taglio del circuito di controllo dovrà essere tra i 10 ed i 30 KHz, ne consegue che il guadagno DC del sistema vari tra 3 e 10. Questi sono valori troppo bassi per avere un controllo accettabile. Per annullare l'errore di regolazione in DC dovuto al guadagno di anello, è opportuno introdurre nel sistema una integrazione della differenza delle correnti. Un integratore introduce un ulteriore sfasamento di 90° , che sommato a quello del polo p_1 rende l'anello instabile. Occorre quindi introdurre uno zero.

Ad esempio nelle figure 1 e 2 è riportato il circuito relativo all'integratore differenziale in corrente 30 con i filtri passa basso 24 e 25 composti

rispettivamente dalle resistenze R3 e R4 e dai condensatori C3 e C4 che risolve il problema di cui sopra. I filtri 24 e 25 devono trovarsi ad una frequenza superiore a quella dello zero in quanto sono stati introdotti per filtrare sia l'ondulazione di corrente che l'eventuale rumore.

Un metodo alternativo per eliminare l'ondulazione di corrente, se lo sfasamento tra i due moduli è pari a circa 180° , può essere quello di campionare la corrente di un modulo in corrispondenza dell'accensione del transistor alto dell'altro modulo. In questo caso non essendo necessario i filtri 24 e 25 si può favorire la compensazione del sistema con una banda più elevata.

Per estendere la soluzione, dove il circuito di ritardo 16 riceve in ingresso la Vout ed il circuito di ritardo 18 riceve in ingresso la Vc, a regolatori a N fasi, il primo modulo (definito come master) ha un circuito di ritardo che riceve in ingresso la Vout, ed impone il Tsw. Gli altri moduli adeguano il proprio Ton in modo da eguagliare la propria corrente come il primo modulo. Ognuno degli altri moduli ha un circuito di ritardo che riceve in ingresso la tensione Vc generata da un integratore differenziale in corrente 30 che integra la differenza di corrente fra il modulo master ed il modulo stesso.

RIVENDICAZIONI

1. Regolatore di tensione di tipo buck ad almeno due fasi comprendente: primi mezzi di commutazione che connettono selettivamente una tensione di alimentazione ad un carico tramite un primo cammino di corrente; secondi mezzi di commutazione che connettono selettivamente detta tensione di alimentazione a detto carico tramite un secondo cammino di corrente; un primo circuito di attivazione che attiva detti primi mezzi di commutazione; un primo circuito di ritardo che disattiva detti primi mezzi di commutazione dopo un primo periodo di tempo; un secondo circuito di attivazione che attiva detti secondi mezzi di commutazione; un secondo circuito di ritardo che dopo un secondo periodo di tempo disattiva detti secondi mezzi di commutazione; detto primo periodo di tempo dipende da detta tensione di alimentazione e dalla tensione di uscita; detto secondo periodo di tempo dipende da detta tensione di alimentazione e da una tensione proporzionale alla differenza di corrente che fluisce in detto primo e secondo cammino di corrente.

2. Regolatore di tensione in accordo alla rivendicazione 1 caratterizzato dal fatto che detto primo circuito di attivazione e detto secondo circuito di attivazione attivano detti primi mezzi di commutazione e detti secondi mezzi di commutazione in risposta ad una diminuzione della tensione di uscita; detti secondi mezzi di commutazione sono attivati dopo l'attivazione di detti primi mezzi di commutazione.

3. Regolatore di tensione in accordo alla rivendicazione 1 caratterizzato dal fatto che detta corrente che fluisce in detto primo e secondo cammino di corrente sono filtrate da un filtro passa basso ed integrate da un integratore differenziale in corrente.



4. Regolatore di tensione in accordo alla rivendicazione 2 caratterizzato dal fatto che detto primo circuito di attivazione riceve un segnale da un comparatore che confronta detta tensione di uscita con una tensione di riferimento prefissata.

5. Regolatore di tensione in accordo alla rivendicazione 1 caratterizzato dal fatto che detto primo circuito di ritardo comprende un generatore di corrente che carica un condensatore fino a quando la tensione ai capi di detto condensatore raggiunge detta tensione di uscita.

6. Regolatore di tensione in accordo alla rivendicazione 5 caratterizzato dal fatto che detto generatore di corrente fornisce una corrente proporzionale a detta tensione di alimentazione.

7. Regolatore di tensione in accordo alla rivendicazione 1 caratterizzato dal fatto che detto secondo circuito di ritardo comprende un generatore di corrente che carica un condensatore fino a quando la tensione ai capi di detto condensatore raggiunge detta tensione proporzionale alla differenza di corrente che fluisce in detto primo e secondo cammino di corrente.

8. Regolatore di tensione in accordo alla rivendicazione 1 caratterizzato dal fatto che detto primo circuito di attivazione attiva detti primi mezzi di commutazione in risposta ad una diminuzione della tensione di uscita; detti secondi mezzi di commutazione sono attivati dopo l'attivazione di detti primi mezzi di commutazione.

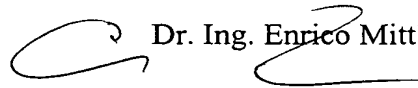
9. Regolatore di tensione in accordo alla rivendicazione 7 caratterizzato dal fatto che detti secondi mezzi di commutazione sono attivati dopo un tempo prefissato pari a $T_{sw}/2$.

10. Regolatore di tensione in accordo alla rivendicazione 2 caratterizzato

dal fatto di comprendere un circuito bistabile che dopo l'attivazione di uno di detto primo e secondo circuito di attivazione abilita l'altro di detto primo e secondo circuito di attivazione.

11. Regolatore di tensione in accordo alla rivendicazione 1 caratterizzato dal fatto che detto primo periodo di tempo è direttamente proporzionale a detta tensione di alimentazione ed inversamente proporzionale a detta tensione di uscita.

12. Regolatore di tensione in accordo alla rivendicazione 1 caratterizzato dal fatto che detto secondo periodo di tempo è direttamente proporzionale a detta alimentazione ed inversamente proporzionale a detta tensione proporzionale alla differenza di corrente che fluisce in detto primo e secondo cammino di corrente.

 Dr. Ing. Enrico Mittler



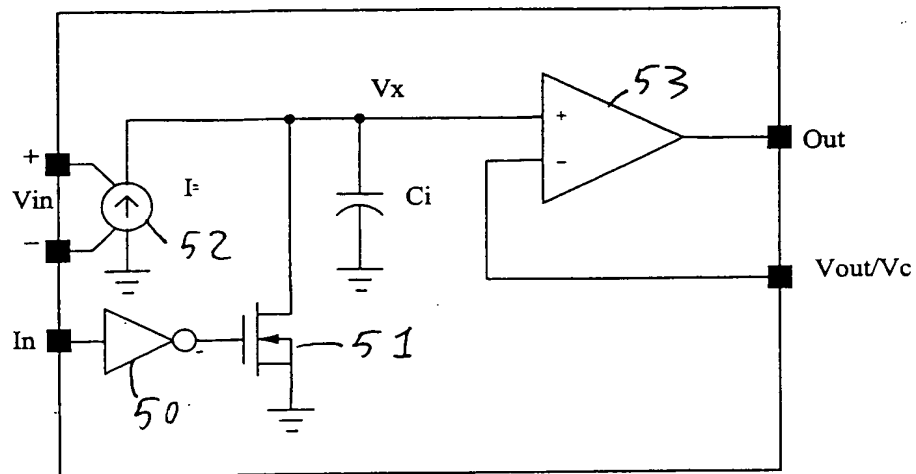


Fig. 3

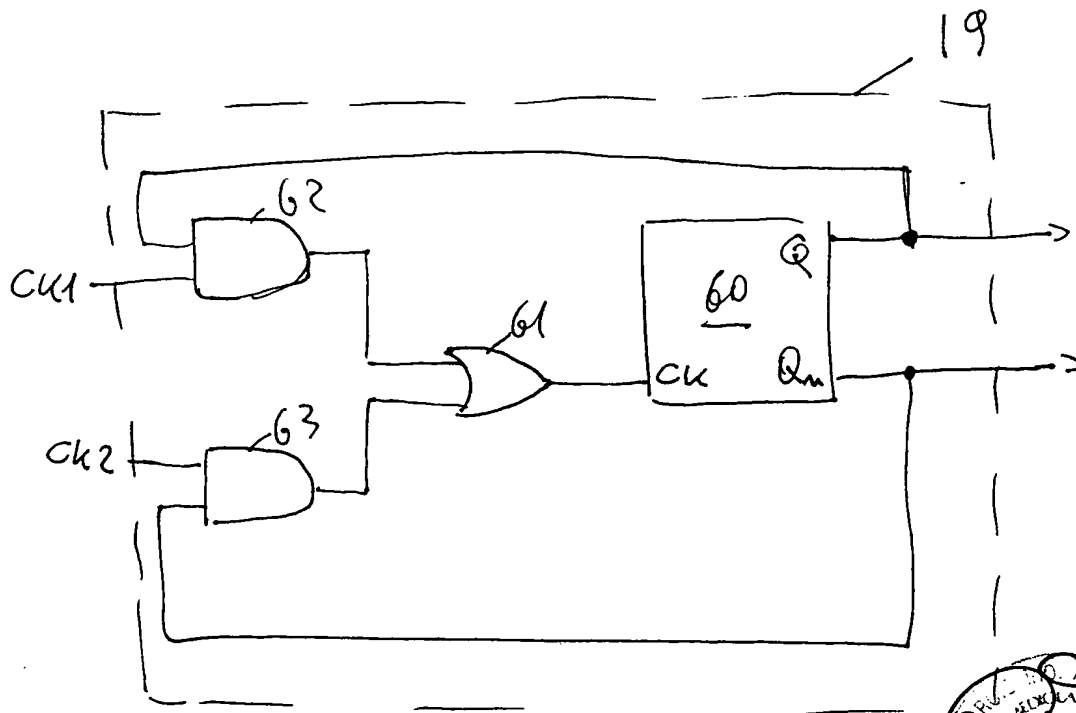


Fig. 4

MI 2002A 001540





CAMERA DI COMMERCIO INDUSTRIA ARTIGIANATO E AGRICOLTURA DI MILANO

Documenti a seguito di riserve - Reg. R

Data consegna	Protocollo riserva	Richiedente
28 Agosto 2002	<div>BREV. MI - R 002349</div>	STMicroelectronics s.r.l.

Rappresentante del richiedente
Dr. Ing. Enrico Mittler

Rif. n° domanda	data presentazione domanda
MI2002A 001540	12 Luglio 2002
invenzione: <input checked="" type="checkbox"/>	
modello: <input type="checkbox"/>	
marchio: <input type="checkbox"/>	



Oggetto del seguito
1 Disegni. Tavole No. 3
2
3
4
5
6
7
8

Il depositante

Derbeyent

L'ufficiale rogante

Giuseppe Rescalt



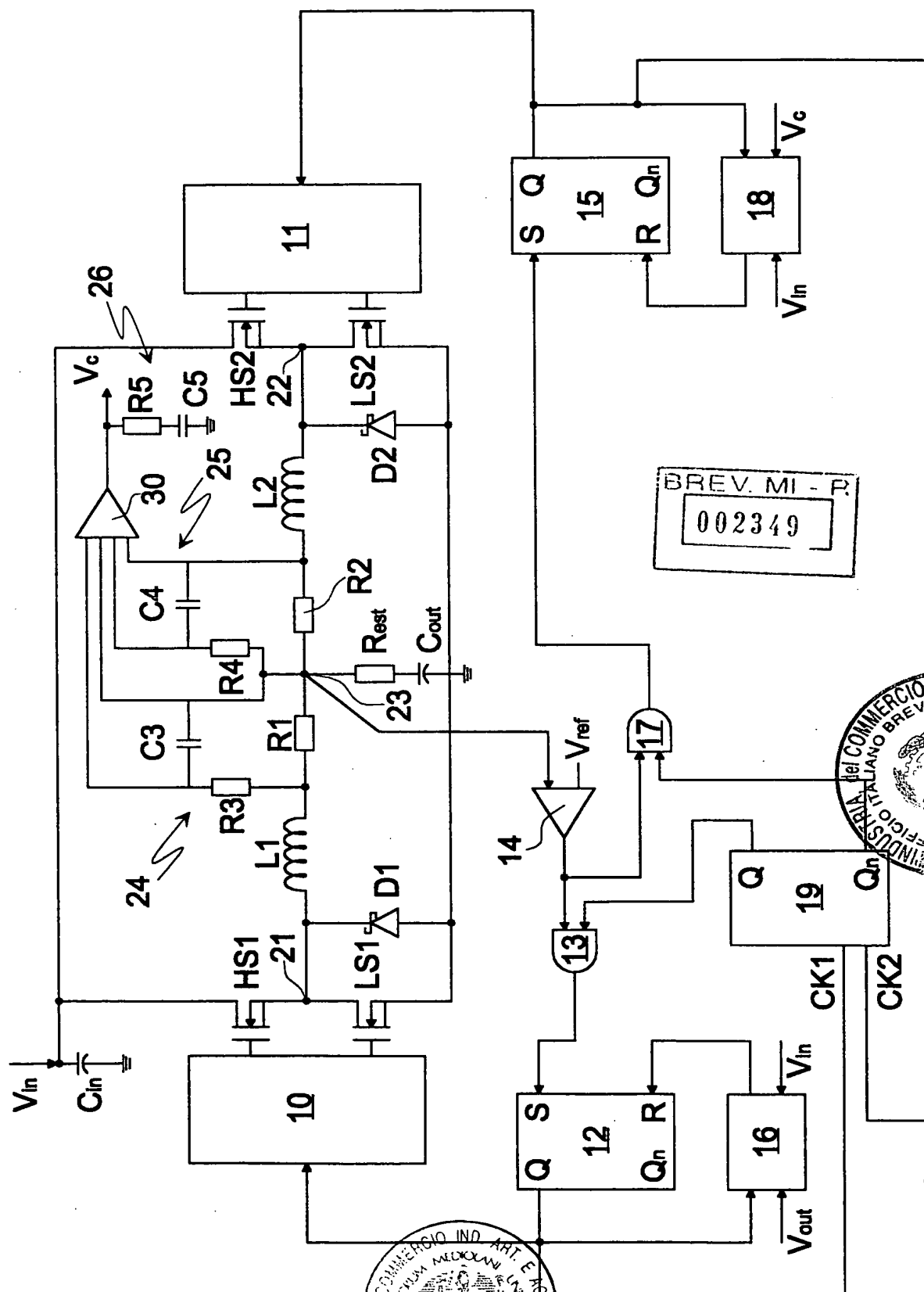


Fig. 1

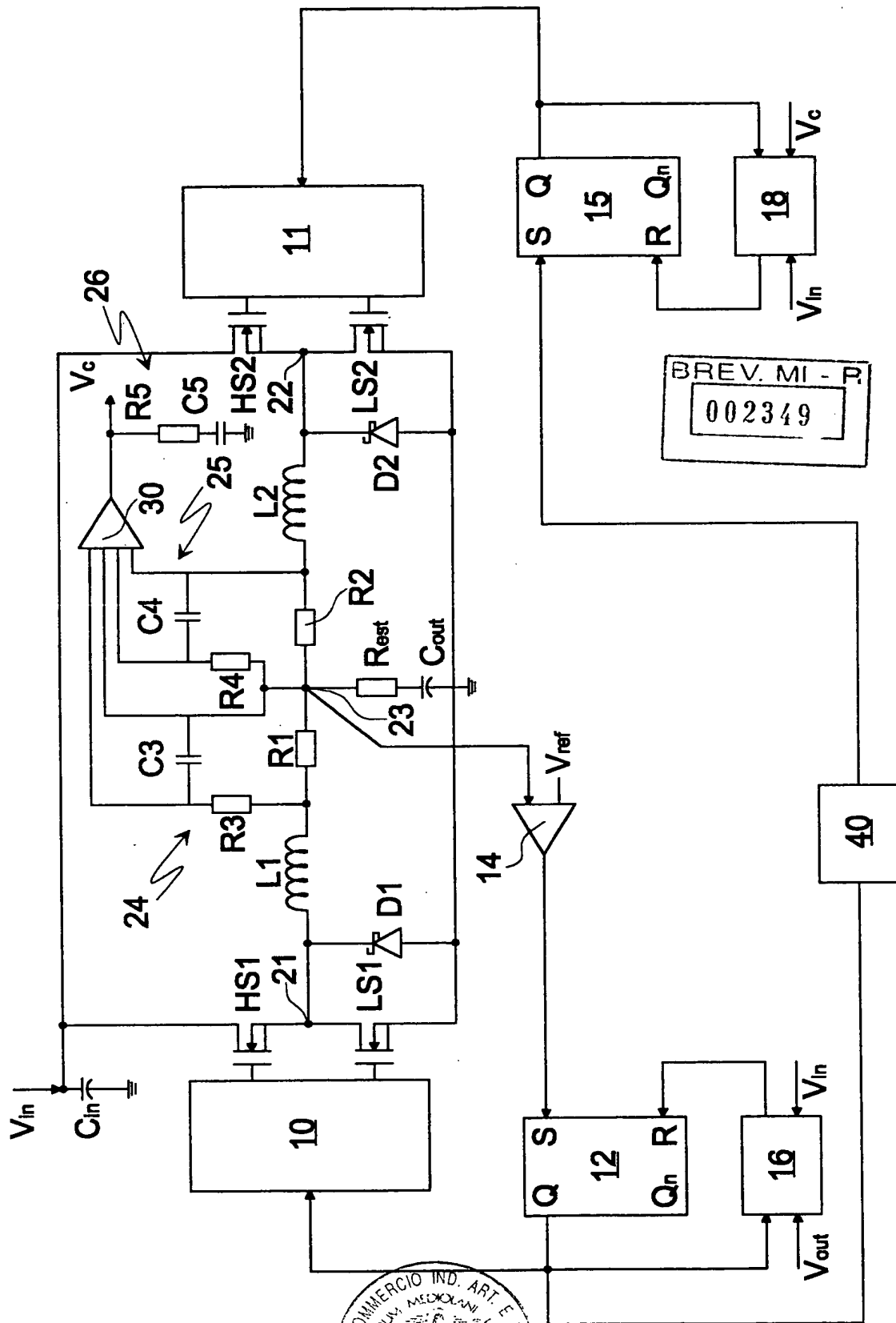


Fig.2



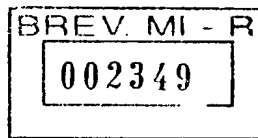
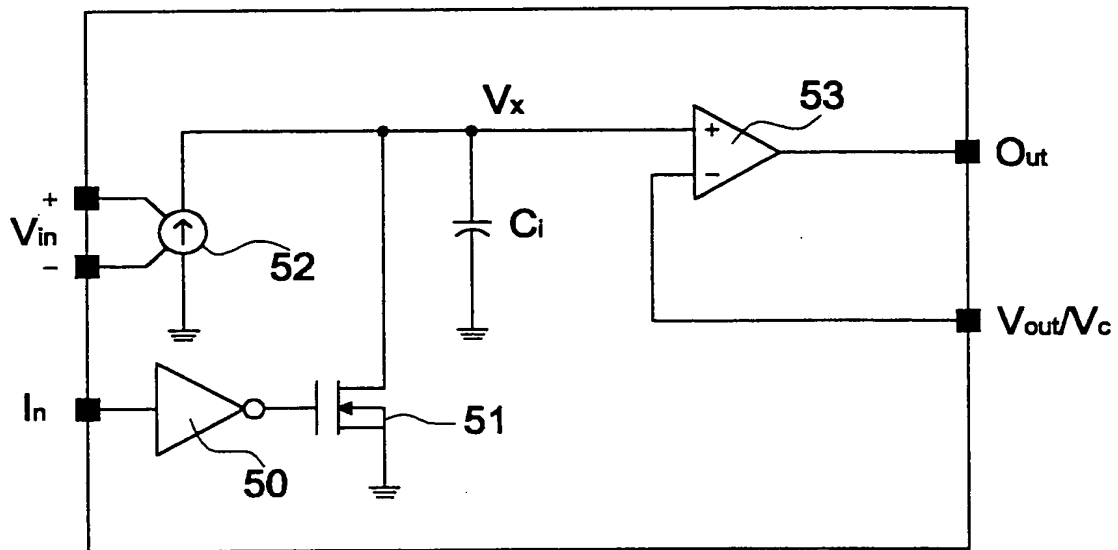


Fig.3

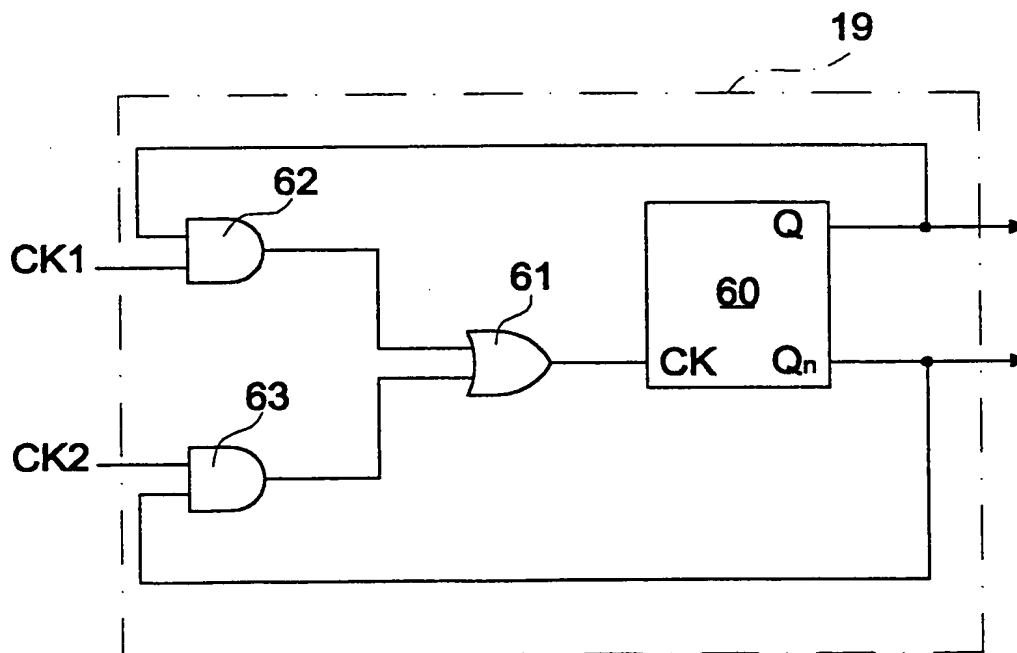


Fig.4

